

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-102595

(43)Date of publication of application : 13.04.2001

(51)Int.Cl.

H01L 29/786

G09F 9/30

H05B 33/14

(21)Application number : 11-279874

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 30.09.1999

(72)Inventor : FURUMIYA NAOAKI

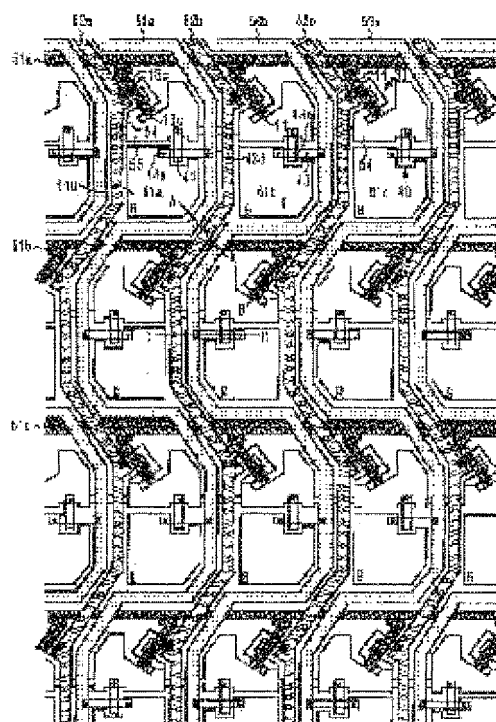
SANO KEIICHI

(54) THIN FILM TRANSISTOR AND DISPLAY

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an EL display in which EL elements emit light at a specified brightness by keeping constant the potential at the gate electrode of a TFT for driving a self-light emitting element while suppressing the leakage current of a switching TFT and to provide a display in which display elements and wiring can be arranged at high density.

SOLUTION: Extending direction of a gate electrode 11 formed by projecting a part of a gate signal line 51a is inclined against the extending direction of the gate signal line 51a. Since the joint to a channel 13c and the end of laser light in the long axis direction do not overlap when the active layer of a switching TFT 30 is converted into a p-Si film by irradiating an a-Si film with a linear laser light, a switching TFT 30 generating no leakage current can be obtained resulting a stabilized EL display.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-102595

(P2001-102595A)

(43) 公開日 平成13年4月13日 (2001.4.13)

| (51) Int. Cl. ⁷ | 識別記号 | F I | 5-71-11 [*] (参考) | |
|----------------------------|------|------------|---------------------------|---------|
| H01L 29/786 | | G09F 9/30 | 338 | 3K007 |
| G09F 9/30 | 338 | H05B 33/14 | | A 5C094 |
| H05B 33/14 | | H01L 29/78 | 617K | 5F110 |
| | | | 618C | |

審査請求 未請求 請求項の数13 O L (全9頁)

(21) 出願番号 特願平11-279374

(22) 出願日 平成11年9月30日 (1999.9.30)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 古宮 直明

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72) 発明者 佐野 景一

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

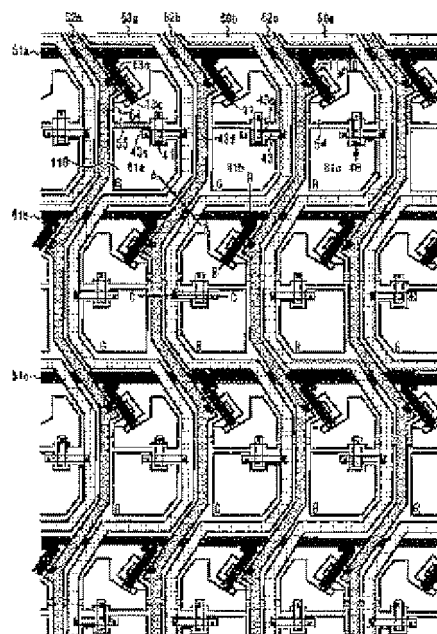
最終頁に続く

(54) 【発明の名称】 薄膜トランジスタ及び表示装置

(57) 【要約】

【課題】 スイッチング用TFTのリーク電流を抑制して自発光素子駆動用TFTのゲート電極の電位を一定に保つことによりELED素子が発光すべき輝度で発光するELED表示装置を提供するとともに、高密度に表示画素及び各配線を配置することが可能な表示装置を提供する。

【解決手段】 ゲート信号線51aの一部が突出して成るゲート電極11の延在方向が、そのゲート信号線51aの延在方向に対して傾斜した形状とすることにより、スイッチング用TFT30の能動層をa-Si膜に線状のレーザー光を照射してp-Si膜とする際に、チャンネル13cとの接合部とレーザー光の長軸方向の端部と重畳しないため、リーク電流の発生しないスイッチング用TFT30を得ることができ、安定した表示のELED表示装置を得ることができる。



【特許請求の範囲】

【請求項1】 ゲート信号線から突出して成るゲート電極の主たる延在方向が、前記ゲート信号線の延在方向に対して傾斜していることを特徴とする薄膜トランジスタ。

【請求項2】 能動層を成す半導体膜が、前記ゲート電極と複数回交差していることを特徴とする請求項1に記載の薄膜トランジスタ。

【請求項3】 自発光素子と、該自発光素子に電流を供給するタイミングを制御するスイッチング用薄膜トランジスタと、該スイッチング用薄膜トランジスタにゲート信号を供給するゲート信号線とを備えた表示装置であって、前記ゲート信号線から突出して成るゲート電極の主たる延在方向が、前記ゲート信号線の延在方向に対して傾斜していることを特徴とする表示装置。

【請求項4】 前記表示画素に更に前記自発光素子に電流を供給する自発光素子駆動用薄膜トランジスタとを備えたことを特徴とする請求項3に記載の表示装置。

【請求項5】 前記スイッチング用薄膜トランジスタに駆動信号を供給する駆動信号線と、前記駆動信号に応じて電流を前記自発光素子に供給する駆動電流線とが、前記各表示画素間に前記ゲート信号線と交差して配置していることを特徴とする請求項3又は4に記載の表示装置。

【請求項6】 複数の表示画素を行方向に配列した表示画素群を複数行備え、隣接する行の各表示画素が所定画素分ずれて配置された表示装置において、前記駆動信号線はそのずれに応じて蛇行して配置され、該蛇行方向と前記ゲート電極の主たる延在方向とが略一致していることを特徴とする請求項3又は5に記載の表示装置。

【請求項7】 前記スイッチング用薄膜トランジスタから供給される信号を保持し、該信号を前記自発光素子駆動用薄膜トランジスタに供給する保持容量を前記両薄膜トランジスタ間に備えることを特徴とする請求項4乃至6のうちいずれか1項に記載の表示装置。

【請求項8】 前記スイッチング用薄膜トランジスタ、前記保持容量、前記駆動用薄膜トランジスタ及び前記自発光素子を形成する各領域は、各表示画素において、接続されたゲート信号線側から順に配置されていることを特徴とする請求項7に記載の表示装置。

【請求項9】 前記スイッチング用薄膜トランジスタのチャネル長方向は、前記ゲート信号線の延在方向に対して傾斜していることを特徴とする請求項3乃至8のうちいずれか1項に記載の表示装置。

【請求項10】 前記駆動用薄膜トランジスタのチャネル長方向は、前記駆動信号線及び／又は前記駆動電流線に対して略垂直であることを特徴とする請求項5乃至9のうちいずれか1項に記載の表示装置。

【請求項11】 前記スイッチング用薄膜トランジスタの能動層を成す半導体膜が、前記ゲート電極と複数回交

差していることを特徴とする請求項3乃至9のうちいずれか1項に記載の表示装置。

【請求項12】 前記駆動信号線と前記駆動電流線とは、前記表示装置の表示領域内で非交差であることを特徴とする請求項5乃至11のうちいずれか1項に記載の表示装置。

【請求項13】 前記自発光素子は、エレクトロルミネッセンス素子であることを特徴とする請求項3乃至12のうちいずれか1項に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ及び表示装置に関し、特にエレクトロルミネッセンス素子及び薄膜トランジスタを備えたエレクトロルミネッセンス表示装置に関する。

【0002】

【従来の技術】近年、エレクトロルミネッセンス(Electro Luminescence; 以下、「EL」と称する。)素子を用いた表示装置が、CRTやLCDに代わる表示装置として注目されており、例えば、そのEL素子を駆動させるスイッチング素子として薄膜トランジスタ(Thin Film Transistor; 以下、「TFT」と称する。)を備えた表示装置の研究開発も進められている。

【0003】図4に、従来のEL表示装置の表示画素近傍の平面図を示し、図5(a)に図4中のA-A線に沿った断面図を示し、図5(b)に図4中のB-B線に沿った断面図を示す。また、図3(b)に従来のTFTにレーザ光を照射した状態を示し、図3(c)に線状のレーザ光の照射方向のエネルギー分布を示す。

【0004】図4に示すように、行方向(同図左右方向)に複数本延在したゲート信号線51a、51bと、列方向(同図上下方向)に複数本延在した駆動信号線53a、53bとが互いに交差しており、それら両信号線によって囲まれる領域は表示画素領域110であり、その各表示画素領域110には、EL表示素子60、スイッチング用TFT30、保持容量及びEL素子駆動用TFT40が配置されている。

【0005】ゲート信号線51a、51bとドレイン信号線53a、53bとに囲まれる表示画素領域110のEL表示素子60、スイッチング用TFT30、保持容量及びEL素子駆動用TFT40について図4及び図5に従って説明する。

【0006】スイッチング用TFT30は、ゲート信号線51aに接続されておりゲート信号が供給されるゲート電極11と、駆動信号線52aに接続されており駆動信号が供給されるドレイン電極16と、EL素子駆動用TFT40のゲート電極41に接続されているソース電極13sとからなる。絶縁性基板10上に、能動層である多結晶シリコン膜(以下、「p-Si膜」と称する。)を形成し、その上にゲート絶縁膜12を介してゲ

ート電極11が形成されている。ゲート電極11は、ゲート信号線51aに対して垂直に2つ突出した形状であり、いわゆるダブルゲート構造である。

【0007】また、ゲート信号線51aと並行に保持容量電極線54が配置されている。この保持容量電極線54は、ゲート絶縁膜12を介して下層に形成した容量電極55との間で電荷を蓄積して容量を成している。この保持容量は、ソース13sの一部を延在して成っており、EL素子駆動用TFT40のゲート電極41に印加される電圧を保持するために設けられている。

【0008】EL素子駆動用TFT40は、スイッチング用TFT30のソース電極13sに接続されているゲート電極41と、EL素子60の陽極61に接続されたソース電極43sと、EL素子60に供給される駆動電源線53bに接続されたドレイン電極43dとから成る。

【0009】また、EL素子60は、ソース電極43sに接続された陽極61と、共通電極である陰極67、及びこの陽極61と陰極67との間に挟まれた発光素子層66から成る。

【0010】ゲート信号線51aからのゲート信号がゲート電極11に印加されると、スイッチング用TFT30がオンになる。そのため、駆動信号線52aから駆動信号がEL素子駆動用TFT40のゲート電極41に供給され、そのゲート電極41の電位がドレイン信号線52aの電位と同電位になる。そしてゲート電極41に供給された電流値に相当する電流が駆動電源に接続された駆動電源線53bからEL素子60に供給される。それによってEL素子60は発光する。

【0011】なお、EL素子60は、ITO (Indium Tin Oxide) 等の透明電極から成る陽極61、MTDA-TA (4,4'-bis(3-methylphenylphenylamino)biphenyl) から成る第1ホール輸送層62、TPD (4,4'-trimis(3-methylphenylphenylamino)triphenylamine) から成る第2ホール輸送層63、キノクリドン (Quinacridone) 誘導体を含むBebq2 (10-ペンゾ[h]キノリン-ルーベリリウム錯体) から成る発光層64及びBebq2から成る電子輸送層65からなる発光素子層66、フッ化リチウム(LiF)とアルミニウム(Al)の積層層あるいはマグネシウム・インジウム合金から成る陰極67がこの順番で積層形成された構造である。

【0012】またEL素子は、陽極から注入されたホールと、陰極から注入された電子とが発光層の内部で再結合し、発光層を形成する有機分子を励起して励起子が生じる。この励起子が放射失活する過程で発光層から光が放たれ、この光が透明な陽極から透明絶縁基板を介して外部へ放出されて発光する。

【0013】ここで、従来のTFTは、その能動層にp-Si膜を用いている。このp-Si膜は、基板10上にCVD法等を用いて非晶質シリコン膜(以下、「a-

Si膜」と称する。)を堆積し、そのa-Si膜に線状のレーザ光を照射して多結晶化して形成する。その後ゲート絶縁膜12を介してゲート電極11を形成する。

【0014】そのレーザ光照射は、図3(b)に示すように、線状のレーザ光を基板の一方から他方向に向かってスポット照射しながら走査して照射される。図中においては、点線のレーザ光を照射した後右側に走査して一点鎖線で示す次のスポット照射を行う。この照射を連続して一方から他方向に向かって行う。このレーザ光照射はそのレーザ光の長軸方向が図4に示すようにゲート信号線に対して垂直な方向になるようにして行う。

【0015】ところで、図3(c)に示すように、線状のレーザ光は短軸方向のエネルギー分布はその両端に近づくにつれて中央付近に比べなだらかに低くなっている。即ち、レーザ光の強度分布は均一ではない。そのため、図3(b)のように能動層とその後に形成するゲート11との重畳部であるチャネル13cのソース13sとの接合部(図中点線部E)が、エネルギーの低いレーザ光の端部が重畳してしまうと、その領域のp-Si膜は他のレーザエネルギーが高い領域に比べ結晶化が十分に行われなくなり、径径が小さくなってしまう。そのレーザの低い領域に再度エネルギーの高いレーザを照射して径径を大きくすることが考えられるが、そうしても、径径は他の領域と同じには成らない。また、多結晶化はa-Si膜にレーザを照射した場合のTFT特性と、一度レーザをa-Si膜に照射して再度そこにレーザを照射した場合のTFT特性では、非晶質状態にレーザを照射して一度に多結晶化の方が特性が良好である。それは、特にチャネルとの接合部における特性において顕著である。即ち、チャネルとの接合部において、ゲート電極に印加される電圧による画界集中によりリーク電流が発生してしまう。

【0016】

【発明が解決しようとする課題】ところが、従来のEL表示装置は、図3(b)及び図4に示すように、スイッチング用TFTのゲート電極をゲート信号線に対して垂直に突出させた形状であるため、そのゲート電極と交差する能動層であるp-Si膜がゲート電極と直交している。

【0017】そのため、a-Si膜にレーザ光を照射して多結晶化してp-Si膜とする際に、チャネルとの接合部に、線状のレーザ光のエネルギーが低い端部が重畳して照射されることになる。そうすると、前述の通り、TFTにリーク電流が発生してしまうことになる。

【0018】そうすると、スイッチング用TFT30がオフした場合にも、EL素子駆動用TFT40のゲートに電圧が印加されてしまいEL素子駆動用TFT40がオンしてしまうことになり、EL素子60が常に発光してしまい良好な表示を得ることができなくなるという欠点があった。

【0019】また、工程増大を防止するために同時に同一の低抵抗材料で駆動信号線及び駆動電源線は形成されるため両配線を変差させない。この条件の下で、配線及び表示画素を高密度に配置し得るためには、図4に示す従来のように、ゲート電極をゲート信号線に対して垂直に、また能動層をそのゲート電極に対して垂直に配置すると、表示画素全体の面積が大きくなってしまい、高密度は実現できないという欠点もあった。

【0020】そこで本発明は、上記の従来の欠点に鑑みて為されたものであり、スイッチング用TFTのリーク電流を抑制して自発光素子駆動用TFTのゲート電極の電位を一定に保つことによりEL素子が発光すべき輝度で発光する表示装置を提供するとともに、表示画素を高密度に配置した表示装置を提供することを目的とする。

【0021】

【課題を解決するための手段】本発明のTFTは、ゲート信号線から突出して成るゲート電極の主たる延在方向が、前記ゲート信号線の延在方向に対して傾斜しているものである。

【0022】また、上述のTFTは、能動層を成す半導体膜が、前記ゲート電極と複数回交差しているTFTである。

【0023】また、本発明の表示装置は、自発光素子と、該自発光素子に電流を供給するタイミングを制御するスイッチング用薄膜トランジスタと、該スイッチング用薄膜トランジスタにゲート信号を供給するゲート信号線とを備えた表示装置であって、前記ゲート信号線から突出して成るゲート電極の主たる延在方向が、前記ゲート信号線の延在方向に対して傾斜しているものである。

【0024】また、上述の表示装置は、前記表示画素に更に前記自発光素子に電流を供給する自発光素子駆動用薄膜トランジスタとを備えた表示装置である。

【0025】また、前記スイッチング用薄膜トランジスタに駆動信号を供給する駆動信号線と、前記駆動信号に応じて電流を前記自発光素子に供給する駆動電源線とが、前記各表示画素間に前記ゲート信号線と交差して配置している表示装置である。

【0026】更に、複数の表示画素を行方向に配列した表示画素群を複数行備え、隣接する行の各表示画素が所定画素分ずれて配置された表示装置において、前記駆動信号線はそのずれに応じて蛇行して配置され、該蛇行方向と前記ゲート電極の主たる延在方向とが略一致している表示装置である。

【0027】また、前記スイッチング用薄膜トランジスタから供給される信号を保持し、該信号を前記自発光素子駆動用薄膜トランジスタに供給する保持容量を前記両薄膜トランジスタ間に備える表示装置である。

【0028】また、前記スイッチング用薄膜トランジスタ、前記保持容量、前記駆動用薄膜トランジスタ及び前記自発光素子を形成する領域は、各表示画素におい

て、接続されたゲート信号線側から順に配置されている表示装置である。

【0029】更にまた、前記スイッチング用薄膜トランジスタのチャネル長方向は、前記ゲート信号線の延在方向に対して傾斜している表示装置である。

【0030】また、前記駆動用薄膜トランジスタのチャネル長方向は、前記駆動信号線及び/又は前記駆動電源線に対して略垂直である表示装置である。

【0031】また、前記スイッチング用薄膜トランジスタの能動層を成す半導体膜が、前記ゲート電極と複数回交差している表示装置である。

【0032】また、前記駆動信号線と前記駆動電源線とは、前記表示装置の表示領域内で非交差である表示装置である。

【0033】更に、前記自発光素子は、エレクトロルミネッセンス素子である表示装置である。

【0034】

【発明の実施の形態】本発明をEL表示装置に採用した場合について以下に説明する。

【0035】図1は有機EL表示装置の表示画素領域の平面図を示し、図2は図1中のA-A線、B-B線及びC-C線に沿った断面図を示す。また、図3(a)に本発明のTFTにレーザ光を照射した状態を示す。

【0036】本実施の形態においては、EL表示装置に備えた各TFT30、40は、ゲート電極をゲート絶縁膜を介して能動層の上層に設けたいわゆるトップゲート構造のTFTであり、能動層としてa-Si膜にレーザ光を照射して多結晶化したp-Si膜を用いている。

【0037】図1に示すように、行方向(同図左右方向)にゲート信号線51a、51b、51cが複数本延在しており、列方向(同図上下方向)に駆動信号線53a、53b、53cが複数本延在している。これらの両信号線が互いに交差しており、それら両信号線によって囲まれる領域は表示画素領域110であり、その各表示画素領域110には、EL表示素子60、スイッチング用TFT30、保持容量及びEL素子駆動用TFT40が配置されている。

【0038】各ゲート信号線51a、51b、51cが延在する方向(行方向)には複数の表示画素が赤色(R)、緑色(G)、青色(B)を1周期として繰り返して配置されている。そして、その隣接する各ゲート信号線に接続された各表示画素は、隣接する各ゲート信号線同士で互いに、各ゲート信号線が延在する方向にずれて配置されている。いわゆるデルタ配列である。

【0039】例えば、隣接するゲート信号線51aとゲート信号線51bに注目すると、ゲート信号線51aに接続されている各表示画素と、ゲート信号線51bに接続されている各表示画素とは、本実施の形態においては、同じ色の表示画素であると、各ゲート信号線の延在方向に互いに1、7画素分ずれて配置されている。ま

10

20

30

40

50

た、隣接するゲート信号線51bとゲート信号線51cについてみても、ゲート信号線51bに接続されている各表示画素と、ゲート信号線51cに接続されている各表示画素とは互いに各ゲート信号線の延在方向に1、7画素分ずれて配置されている。

【0040】また、各駆動信号線52a、52b、52cは、主として列方向に延在しており、同じ色の表示画素に接続されており、各行の表示画素の配列に応じて各行ごとに屈曲して左右に蛇行して配置されている。即ち、隣接する行方向の表示画素の所定の表示画素分だけ屈曲して凹凸を繰り返しながら、主として列方向に延在している。その所定画素分である蛇行ピッチ、即ち蛇行のピークとピークとの間隔は本実施形態の場合には概ね0、4表示画素である。

【0041】また、各駆動電源線53a、53b、53cは列方向に配置されており、異なる色の表示画素に接続されており、各行の表示画素の配列に応じて各行の表示画素の右側及び左側に交互に所定の表示画素分ずれて配置されている。即ち、駆動電源線53aに注目してみると、ゲート信号線51aに接続されたRの表示画素の右側に配置されてその表示画素のEL素子駆動用TFTに接続され、続いて次の行のゲート信号線51bに接続されたGの表示画素の左側に配置されてその表示画素のEL素子駆動用TFTに接続され、続いて更に次の行のゲート信号線51cに接続されたRの表示画素の右側に配置されてその表示画素のEL素子駆動用TFTに接続されており、各行の表示画素間であって各ゲート信号線と交差する箇所近傍においてはゲート信号線に対して概ね45°傾斜して配置されている。その所定画素分である蛇行ピッチ、即ち蛇行のピークとピークとの間隔は本実施形態の場合には概ね1、2表示画素分である。なお、各駆動信号線52a、52b、52cと、各駆動電源線53a、53b、53cとは、Al等の導電材料から成っており、互いに短絡を防止するために交差しないように配置されている。

【0042】更に、各ゲート信号線51a、51b、51cは、その一部に突出部が形成されており、その突出部がゲート電極11である。このゲート電極11の主たる延在方向は各ゲート信号線の延在方向に対して非直角方向である。即ち、ゲート信号線に対して傾斜した方向に突出して延在している。ここで、ゲート電極の主たる延在方向とは、ゲート電極の延在方向の長さが最も長い部分の延在方向をいうものとし、図1の場合のように、ゲート信号線から一部が下方向に突出しており、その先の部分が右斜め下もしくは左斜め下方向に延在している場合には、この延在しているゲート電極の長さの割合が最も大きい右斜め下又は左斜め下方向に延在している部分の延在方向をいうものとする。即ち、図1の場合、ゲート電極の主たる延在方向は、ゲート信号線に対して概ね45°右下方向又は左下方向である。

【0043】以下に、ゲート信号線51aと駆動信号線52aに接続された表示画素に形成されたスイッチング用TFT30、EL素子駆動用TFT40及びEL表示素子60について説明する。

【0044】スイッチング用TFT30は、一部が突出して右斜め方向に延在したゲート信号線51aに接続されておりゲート信号が供給されるゲート電極11と、駆動信号線52aに接続されており駆動信号、例えば映像信号が供給されるドレイン電極16と、EL素子駆動用TFT40のゲート電極41に接続されているソース電極13sとからなる。なお、基板10上に、スイッチング用TFT30のp-Si膜から成る能動層13と容量電極55が同時に形成され、その上にゲート絶縁膜12を介して保持容量電極54がゲート電極11と同じ材料で同時に形成されている。

【0045】このスイッチング用TFT30のp-Si膜から成る能動層13は、「U」の字状に配置されゲート電極11と2回交差しており、その交差部においてチャネル13cを構成しており、いわゆるダブルゲート構造を成している。

【0046】この各チャネル13cのチャネル長方向はゲート電極11に対して直交して配置されているので、ゲート電極11と同様にゲート信号線51aに対して概ね45°の斜め方向に配置されている。

【0047】このため、能動層のp-Si膜を非晶質シリコン膜にレーザ光を照射して多結晶化する際の線状のレーザ光の長軸方向が、ゲート信号線の延在方向と同じ場合、あるいは線状のレーザ光の長軸方向がゲート信号線の延在方向と直交した方向の場合においても、レーザ光のエネルギーが均一に非晶質シリコン膜に照射することができる。即ち、図3(a)に示すように、レーザ光はチャネルの接合部例えば点線部Aにおいて、線状のレーザ光の端部のエネルギーが低い領域がチャネル接合部と重畳することがなくなり、径の均一なp-Si膜を得ることができるため、リーク電流の発生を防止することができ、各表示画素のスイッチング用TFT30の特性を均一にすることができる。従って、各表示画素の駆動用TFT40のゲートに安定して電圧を供給することができることになり、ばらつきのない表示を得ることができるEL表示装置を提供できる。

【0048】また、ゲート信号線51aと同一材料から成り、ゲート信号線51aに並行に保持容量電極54が配置されている。この保持容量電極54は、ゲート絶縁膜12を介してTFT30のソース13sと接続された容量電極55との間で電荷を蓄積して容量を成している。この保持容量は、EL素子駆動用TFT40のゲート電極41に印加される電圧を保持するために設けられている。

【0049】EL素子駆動用TFT40は、スイッチング用TFT30のソース電極13sに接続されているゲ

ート電極41と、E.L.素子60の陽極61に接続されたソース電極43sと、E.L.素子60に供給される駆動電源線53bに接続されたドレイン電極43dとから成る。このE.L.表示素子駆動用TFT40のチャネル長方向は駆動信号線52a及び駆動電源線53aの延在方向に対して垂直に配置されている。

【0056】また、E.L.素子60は、ソース電極43sに接続された陽極61aと、共通電極である陰極67、及びこの陽極61と陰極67との間に挟まれた発光素子層66から成る。各表示画素には、赤色(R)、緑色(G)、青色(B)の発光層材料をそれぞれ蒸着法によって形成し、各表示画素ごとに各一色を発光させる。

【0057】上述のスイッチング用TFT、保持容量、E.L.素子駆動用TFT及びE.L.素子は、ゲート信号線側から図中下方向に向かって、この順番に各領域が配置されている。このように配置することにより、列方向の発光層間の距離を大きくすることができ、E.L.素子の各色の発光層を蒸着する際に、回り込みによる隣接する他色の発光層との混合を防止することができる。

【0058】ゲート信号線51aからのゲート信号がゲート電極11に印加されると、スイッチング用TFT30がオンになる。そのため、駆動信号線52aから駆動信号がE.L.素子駆動用TFT40のゲート電極41に供給され、そのゲート電極41の電位が駆動信号線52aの電位と同電位になる。そしてゲート電極41に供給された電流値に相当する電流が駆動電源に接続された駆動電源線53bからE.L.素子60に供給される。それによってE.L.素子60は発光する。

【0059】なお、E.L.素子60は、ITO等の透明電極から成る陽極61、MTDAから成る第1ホール輸送層62、TPDから成る第2ホール輸送層63、キナクリン誘導体を含むBebq2から成る発光層64及びBebq2から成る電子輸送層65からなる発光素子層66、LiFとA1との積層体、あるいはA1とリチウム(Li)との合金から成る陰極67がこの順番で積層形成された構造である。このE.L.素子が各色を発光するためには、発光層の材料を各色に応じた材料とすることにより可能である。なお、各色を図1のようにR、G、Bを発光させるためには、まずRの発光材料を配置する個所に開口部を有するメタルマスクを陽極及び平坦化膜上に載せてRの発光材料を蒸着し、続いてGの発光材料を配置する個所に開口部を有するメタルマスクにてGの発光材料を蒸着し、更にBの発光材料を配置する個所に開口部を有するメタルマスクにてBの発光材料を蒸着して発光層を形成する。このとき隣接する異なる色の発光層に異なる色の発光材料が回り込んで色が混合されることがないようにする必要がある。

【0060】以下に、本発明のE.L.表示装置について図2に従って説明する。

【0061】絶縁性基板10上に、CVD法を用いてa

-Si膜13、43を成膜する。そして、そのa-Si膜13、43に線状のレーザ光、例えば波長308nmのXeC1エキシマレーザ光を、その走査方向が基板10の長辺方向と一致するように一端から他端に向かって走査しながら照射して、熔融再結晶化することにより多結晶化して、p-Si膜をp-Si膜にする。

【0062】そして、p-Si膜13、43を各TFT30、40を形成する位置にホトリソ技術を用いて島状に残存させて能動層13、43を形成する。そのとき同時にスイッチング用TFT30の能動層13に連なって、保持容量の一方の容量電極55を形成する。そして、その島化されたp-Si膜を含む全面に、CVD法によってSiO₂膜から成るゲート絶縁膜12を形成する。

【0063】そのゲート絶縁膜12上に、Cr、Mo等の高融点金属をスパッタ法にて成膜し、それをホトリソ技術を用いてスイッチング用TFT30に接続されるゲート信号線51、ゲート電極11、及び保持容量電極線54を同一材料で同時に形成する。この保持容量電極線54は各表示領域10に形成された容量電極55の上層側にある他方の各電極を接続している。また、同時にE.L.素子駆動用TFT40のゲート電極41を形成する。更に、同時にソース領域13sとゲート電極41とが接続されるようにする。

【0064】そして、能動層のうち、ゲート電極11、41の両側に位置する箇所にゲート絶縁膜12を介してイオン注入法にて不純物を導入して、ソース領域13s、43s及びドレイン領域13d、43dを形成する。スイッチング用TFT30のソース領域13s及びドレイン領域13dにはPイオンを導入してn型チャネルTFTとし、E.L.素子駆動用TFT40のソース領域43s及びドレイン領域43dにはBイオンを導入してp型チャネルTFTとする。また、スイッチング用TFT30にはゲート電極11の直下のチャネル領域13cと、ソース領域13s及びドレイン領域13dとの間に、ソース領域43s及びドレイン領域43dの不純物濃度よりも低い領域、即ちLDD(Lightly Doped Drain)領域13Lを形成しても良い。

【0065】ゲート信号線51、ゲート電極11、41及び保持容量電極線54の上方に、SiO₂膜、Si₃N₄膜及びSiO₂膜を連続してCVD法にて成膜し3層から成る層間絶縁膜15を形成する。

【0066】そして、この層間絶縁膜15及びその下層のゲート絶縁膜12に、E.L.素子駆動用TFT40のドレイン領域43dに対応した位置にコンタクトホールを形成する。

【0067】その後、コンタクトホール及び層間絶縁膜15上にA1等の導電材料を成膜し、ホトリソ技術により駆動信号線52b及び駆動電源線53bを形成する。

【0068】駆動信号線52b、駆動電源線53b及び

層間絶縁膜15上に、アクリル系の感光性樹脂、SOG膜などの平坦性を有する平坦化絶縁膜17を形成する。この平坦化絶縁膜17、層間絶縁膜15及びゲート絶縁膜12を貫通して、E.L.素子駆動用TFT40のソース領域43sに対応した位置にコンタクトホールを形成する。そして、そのコンタクトホールを含んでその上方にE.L.素子60の陽極61をITO膜にて形成する。

【0063】その陽極61の上方には、第1ホール輸送層62、第2ホール輸送層63、発光層、電子輸送層64から成る発光素子層66が積層されており、更にその上に陰極67が形成されている。

【0064】こうして作製された各TFT30、40及びE.L.素子60が、マトリクス状に配置された表示領域110に備えられてE.L.表示装置は構成されている。

【0065】また、駆動信号線53a及び駆動電源線52aは、ゲート信号線51b上で、ゲート電極の主たる延在方向に並行に配置されている。そのため、駆動電源線52aと駆動電源線53aを短絡させることなく配置することができるとともに、各配線及び表示画素を高密度に効率よく配置することができる。

【0066】なお、本実施の形態においては、ゲート電極がゲート信号線に対して45°傾斜した方向に突出した場合を示したが、この角度は45°に限定されるものではなく、チャンネルとの接合部とレーザ光の長軸方向とが位置しない方向であればよく、例えば30°～60°でも良い。

【0067】また、本実施の形態においては、駆動信号線の蛇行のピッチを0.4表示画素分としたが本発明はそれに限定されるものではなく、0.4表示画素以上であれば良く、また駆動電源線の蛇行のピッチは1.2表示画素に限定されるものではなく1表示画素以上であれば良く、好ましくは1.5表示画素程度が良い。更に隣接するゲート信号線に接続された表示画素は、解像度が最も高くできるように互いに1.5表示画素ずれていることが好ましい。

【0068】また、本発明における「1表示画素分」ずれているとは、行方向の1表示画素ピッチ分ずれていることを示す。

【0069】また、本実施の形態においては、能動層として多結晶シリコン膜を用いたが、完全に能動層全体が結晶化されていない微結晶シリコン膜を用いても良い。

【0070】また、絶縁性基板とは、ガラスや合成樹脂などから成る絶縁性基板、又は導電性を有する基板ある

いは半導体基板等の表面にSiO₂膜やSi₃N₄などの絶縁膜を形成して基板表面が絶縁性を有している基板をいうものとする。

【0071】また、本実施の形態においては、陽極及びp-Si膜から成る容量電極が駆動信号線及び駆動電源線と重畳していない場合を示したが、本発明はそれに限定されるものではない。即ち、陰極が駆動信号線又は駆動電源線と絶縁膜等を介して重畳していても良く、それによって発光する面積を大きくすることができ明るい表示を得ることが可能となり。また、容量電極が駆動電源線と重畳していても良く、それによって、上述の実施形態のように保持容量電極線と容量電極との間で形成される保持容量に加え、駆動電源線と容量電極の間でも層間絶縁膜を介して容量を形成することができるため、充分大きい保持容量を得ることができる。

【0072】

【発明の効果】本発明によれば、スイッチング用TFTのリーク電流を抑制して自発光素子駆動用TFTのゲート電極の電位を一定に保つことによりE.L.素子が発光すべき輝度で発光するE.L.表示装置を提供するとともに、高密度に表示画素及び各配線を配置することが可能な表示装置を提供する。

【図面の簡単な説明】

【図1】本発明のE.L.表示装置の平面図である。

【図2】本発明のE.L.表示装置の断面図である。

【図3】TFTの一部拡大図である。

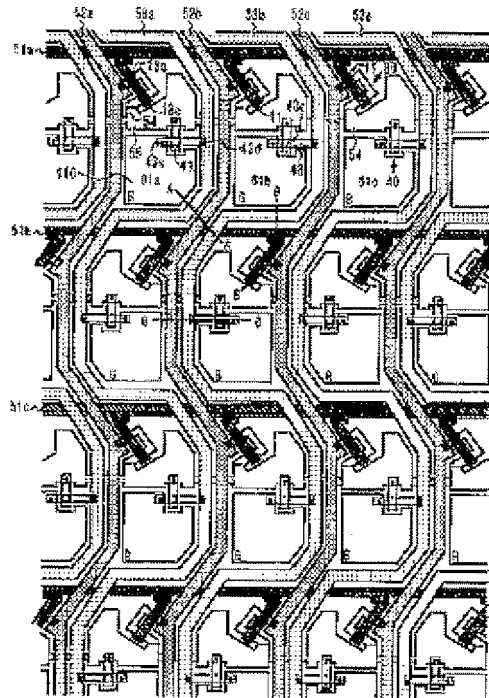
【図4】従来のE.L.表示装置の平面図である。

【図5】従来のE.L.表示装置の断面図である。

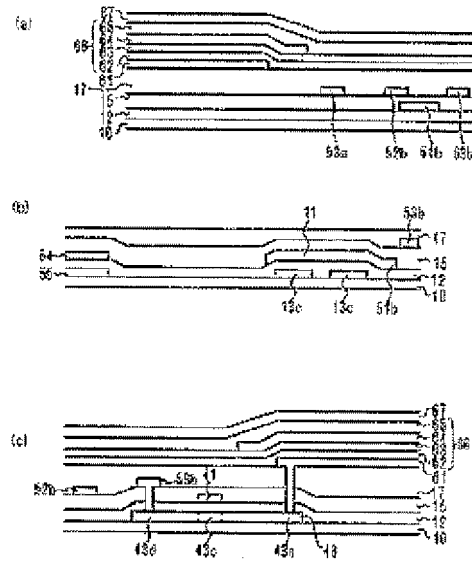
【符号の説明】

| | |
|-------------|--------------|
| 11、41 | ゲート電極 |
| 13、43 | 能動層 |
| 13s、43s | ソース領域 |
| 13d、43d | ドレイン領域 |
| 13c、43c | チャンネル領域 |
| 30 | スイッチング用TFT |
| 40 | E.L.素子駆動用TFT |
| 52a、52b、52c | 駆動信号線 |
| 53a、53b、53c | 駆動電源線 |
| 54 | 保持容量電極線 |
| 55 | 容量電極 |
| 60 | E.L.素子 |
| 61a、61b、61c | 陽極 |
| 110 | 表示領域 |

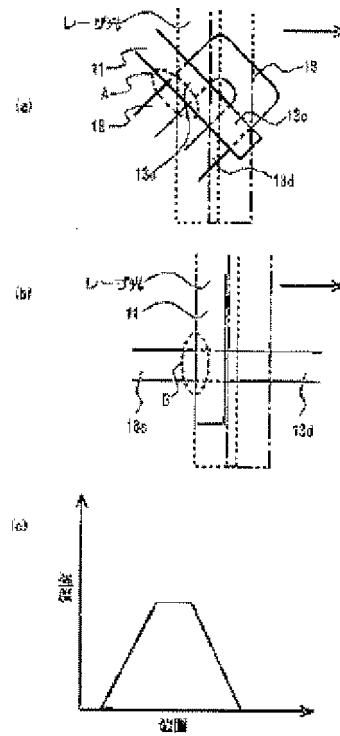
【図1】



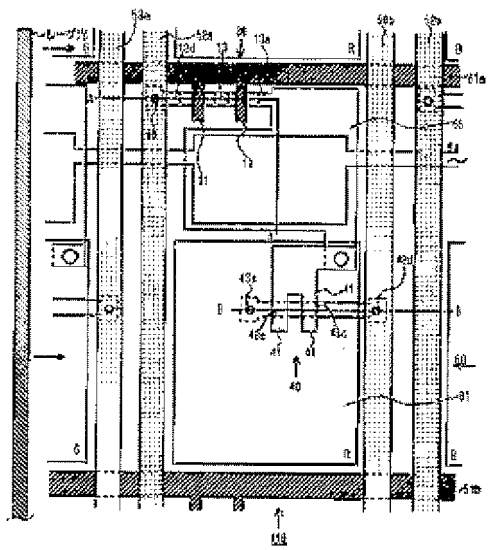
【図2】



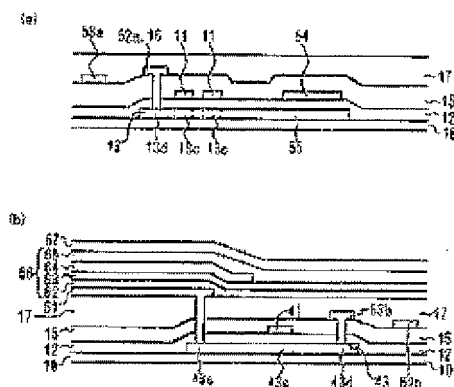
【図3】



【図4】



【図5】



フロントページの続き

F ターム(参考) 3KG07 AB02 AB05 AB18 BA06 CA01
 CB01 DA01 DB03 EB00 FA01
 5C094 AA05 AA22 AA25 AA43 AA48
 BA03 BA29 CA19 DA13 DB04
 EA04 EA10 EB02 FA01 FB01
 FB12 FB14 GB10
 5F110 DD01 DD02 DD13 DD14 EE04
 EE28 GG02 GG13 GG14 GG44
 HJ01 HJ13 HL03 HM15 HM17
 NN03 NN23 NN24 NN72 PP03
 PP04 PP23 QQ11